

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-102848

(43)Date of publication of application : 13.04.1999

(51)Int.Cl.

H01L 21/02
H01L 21/265
H01L 27/12

(21)Application number : 09-279878

(71)Applicant : SHIN ETSU HANDOTAI CO LTD

(22)Date of filing : 26.09.1997

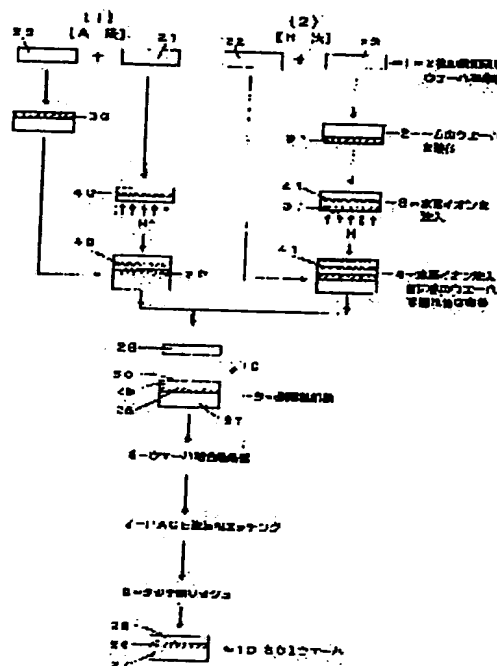
(72)Inventor : AGA KOJI
MITANI KIYOSHI
INAZUKI SADAOMI

(54) PRODUCTION OF SOI WAFER AND SOI WAFER USING THE SAME

(57)Abstract:

PROBLEM TO BE SOLVED: To provide a method for producing an SOI(silicon on insulator) wafer relatively easily and at low cost such that it has uniformity in film thickness and is provided with a thin-film SOI layer with superior crystallinity by removing crystal defects which exist deep in a cleavage plane, obtained by an SOI wafer production method for joining and separating ion-implanted wafers.

SOLUTION: An oxide film 30 is formed on at least a wafer 20 of two silicon wafers 20 and 21, and hydrogen ions or rare gas ions are implanted from the upper surface of the other wafer 21 to form a micro bubble layer 40 in the inside thereof. Then the surface to be implanted with ions is adhered to the wafer 20 with the oxide film 30 in between, and the wafer 21 is separated like a thin film through heating, while the micro bubble layer is used as a cleavage plane 50. After the defective layer on the cleavage plane of the obtained SOI wafer has been removed by 200 nm or more through vapor-phase etching, it is finished by mirror-surface polishing, resulting in an SOI wafer having wafer-low rate of defects and good uniformity in film thickness.



LEGAL STATUS

[Date of request for examination] 14.01.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3324469

[Date of registration] 05.07.2002

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-102848

(43) 公開日 平成11年(1999) 4月13日

(51) Int.Cl.⁶

H 0 1 L 21/02
21/265
27/12

識別記号

F I

H 0 1 L 21/02
27/12
21/265

B
B
Q

審査請求 未請求 請求項の数 5 F D (全 7 頁)

(21) 出願番号 特願平9-279878

(22) 出願日 平成9年(1997) 9月26日

(71) 出願人 000190149

信越半導体株式会社

東京都千代田区丸の内1丁目4番2号

(72) 発明者 阿賀 浩司

群馬県安中市磯部2丁目13番1号 信越半
導体株式会社半導体磯部研究所内

(72) 発明者 三谷 清

群馬県安中市磯部2丁目13番1号 信越半
導体株式会社半導体磯部研究所内

(72) 発明者 稲月 判臣

群馬県安中市磯部2丁目13番1号 信越半
導体株式会社半導体磯部研究所内

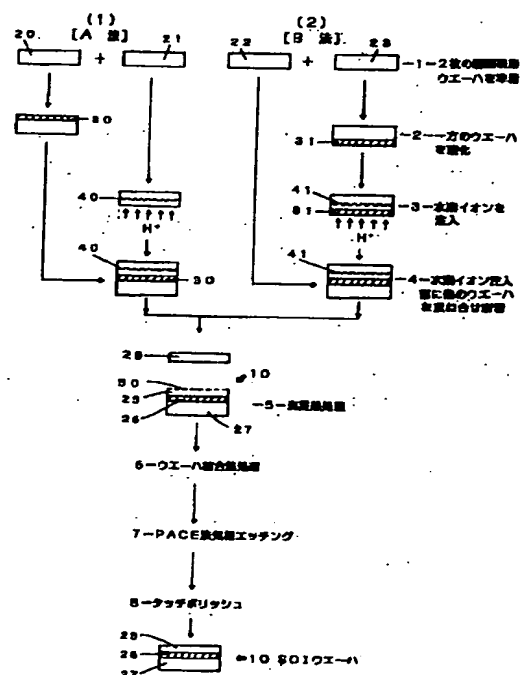
(74) 代理人 弁理士 好宮 幹夫

(54) 【発明の名称】 S O I ウェーハの製造方法ならびにこの方法で製造される S O I ウェーハ

(57) 【要約】 (修正有)

【課題】 イオン注入したウェーハを結合及び分離する S O I ウェーハ製造法で得られた劈開面に深く存在する結晶欠陥を確実に除去し、膜厚均一性を有し、結晶性の優れた薄膜 S O I 層を有する S O I ウェーハを、比較的簡単にかつ低コストで製造する方法を提供する。

【解決手段】 二枚のシリコンウェーハ 2 0、2 1 のうち、少なくとも一方 2 0 に酸化膜 3 0 を形成すると共に、他方のシリコンウェーハ 2 1 の上面から水素イオンまたは希ガスイオンを注入し、該ウェーハ内部に微小気泡層 4 0 を形成させた後、該イオンを注入した方の面を酸化膜 3 0 を介して他方のシリコンウェーハ 2 0 と密着させ、その後熱処理により微小気泡層を劈開面 5 0 として一方のウェーハ 2 1 を薄膜状に分離する。得られた S O I ウェーハの劈開面の欠陥層を気相エッチングにより 2 0 0 n m 以上除去した後鏡面研磨することにより極低欠陥で膜厚均一性の高い S O I ウェーハが得られた。



【特許請求の範囲】

【請求項1】 二枚のシリコンウエーハのうち、少なくとも一方に酸化膜を形成すると共に、一方のシリコンウエーハの上面から水素イオンまたは希ガスイオンを注入し、該ウエーハ内部に微小気泡層（封入層）を形成させた後、該イオンを注入した方の面を酸化膜を介して他方のシリコンウエーハと密着させ、その後熱処理を加えて微小気泡層を劈開面として一方のウエーハを薄膜状に分離するSOIウエーハの製造方法において、得られたSOIウエーハの劈開面の欠陥層を気相エッチングにより除去することを特徴とするSOIウエーハの製造方法。

【請求項2】 シリコンウエーハの上面から水素イオンまたは希ガスイオンを注入し、該ウエーハ内部に微小気泡層（封入層）を形成させた後、該イオンを注入した方の面を絶縁性ウエーハと密着させ、その後熱処理を加えて微小気泡層を劈開面としてシリコンウエーハを薄膜状に分離するSOIウエーハの製造方法において、得られたSOIウエーハの劈開面の欠陥層を気相エッチングにより除去することを特徴とするSOIウエーハの製造方法。

【請求項3】 前記気相エッチングによる欠陥層の除去厚さを200nm以上とすることを特徴とする請求項1または請求項2に記載したSOIウエーハの製造方法。

【請求項4】 前記気相エッチングによる表面処理後、該表面を鏡面研磨することを特徴とする請求項1～請求項3のいずれか1項に記載したSOIウエーハの製造方法。

【請求項5】 請求項1～請求項4のいずれか1項に記載の方法により製造されたことを特徴とするSOIウエーハ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、イオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法（スマートカット法とも呼ばれている）で得られたSOI（silicon on insulator）構造ウエーハの表面処理に関する。

【0002】

【従来の技術】 従来、SOI構造のウエーハの作製法としては、酸素イオンをシリコン単結晶に高濃度で打ち込んだ後に、高温で熱処理を行い酸化膜を形成するSIMOX（separation by implanted oxygen）法によるものと、2枚の鏡面研磨したシリコンウエーハを接着剤を用いることなく結合し、片方のウエーハを薄膜化する結合法が注目されている技術である。

【0003】 SIMOX法は、デバイス活性領域となるSOI層の膜厚を、酸素イオン打ち込み時の加速電圧で決定、制御できるために、薄層でかつ膜厚均一性の高いSOI層を容易に得る事ができる利点があるが、埋め込み酸化膜の信頼性や、SOI層の結晶性、1300℃以

上の温度での熱処理が必要である等問題が多い。

【0004】 一方、ウエーハ結合法は、単結晶のシリコン鏡面ウエーハ2枚のうち少なくとも一方に酸化膜を形成し、接着剤を用いずに貼り合わせ、次いで熱処理（通常は1100℃～1200℃）を加えることで結合を強化し、その後片方のウエーハを研削や湿式エッチングにより薄膜化した後、薄膜の表面を鏡面研磨してSOI層を形成するものである。埋め込み酸化膜の信頼性が高くSOI層の結晶性も良好であるという利点があるが、機械的な加工により薄膜化しているために、得られるSOI層の膜厚およびその均一性に限界がある。尚、ウエーハ結合法は、シリコンウエーハ同士を結合する場合のみならず、シリコンウエーハとSiO₂、SiC、Al₂O₃等の絶縁性ウエーハと直接結合してSOI層を形成する場合もある。

【0005】 最近、SOIウエーハの製造方法として、イオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法（スマートカット法と呼ばれる技術）が新たに注目され始めている。この方法は、二枚のシリコンウエーハのうち、少なくとも一方に酸化膜を形成すると共に、一方のシリコンウエーハの上面から水素イオンまたは希ガスイオンを注入し、該ウエーハ内部に微小気泡層（封入層）を形成させた後、該イオンを注入した方の面を酸化膜を介して他方のシリコンウエーハと密着させ、その後熱処理を加えて微小気泡層を劈開面として一方のウエーハを薄膜状に分離し、さらに熱処理を加えて強固に結合してSOIウエーハとする技術（特開平5-211128号参照）である。そして、該劈開面は良好な鏡面であり、SOI層の膜厚の均一性も高いSOIウエーハが比較的容易に得られている。

【0006】

【発明が解決しようとする課題】 そして、この技術において、最終工程の段階で、表面粗さ改善及び欠陥層除去のため、該劈開面に直接タッチポリッシュと呼ばれる研磨代の極めて少ない鏡面研磨（70～110nm）を行っていた。ところが、このタッチポリッシュ前のSOI層をH. Gassel（J. Electrochem. Soc., 140, pp1713, 1993）らにより開示された四段セコエッチング法を応用して評価すると、SOI層表面の結晶欠陥層の深さが表面から約200nmまで達していることがわかった。この欠陥は、水素イオン注入時に生じた歪みやダメージとされている。

【0007】 この欠陥層を除去するためには、タッチポリッシュの取り代を200nm以上に増加させればよいが、それではウエーハ面内の取り代の均一性が悪化し、SOI層の厚さのバラツキが大きくなり、特にSOI層の厚さが薄い場合にその影響が大きく、デバイスに悪影響を及ぼし、製品価値が失われてしまうという問題があった。

【0008】そこで、本発明はこのような問題点に鑑みなされたもので、イオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法で得られた劈開面に深く存在する結晶欠陥層を確実に除去し、良好な膜厚均一性を有するとともに、結晶性の優れた薄膜SOI層を有するSOIウエーハを、比較的簡単にかつ比較的低コストで製造する方法を提供することを目的とする。

【0009】

【課題を解決するための手段】上記課題を解決するため本発明の請求項1に記載した発明は、二枚のシリコンウエーハのうち、少なくとも一方に酸化膜を形成すると共に、一方のシリコンウエーハの上面から水素イオンまたは希ガスイオンを注入し、該ウエーハ内部に微小気泡層（封入層）を形成させた後、該イオンを注入した方の面を酸化膜を介して他方のシリコンウエーハと密着させ、その後熱処理を加えて微小気泡層を劈開面として一方のウエーハを薄膜状に分離するSOIウエーハの製造方法において、得られたSOIウエーハの劈開面の欠陥層を気相エッチングにより除去することを特徴とするSOIウエーハの製造方法である。

【0010】このように、イオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法により作製されたSOIウエーハの劈開面には深い結晶欠陥層が存在しており、これを除去するには気相エッチングが有効である。気相エッチングにより除去すれば、たとえ除去量が多くとも、SOI層の厚さを均一にしつつ除去することができる。

【0011】本発明の請求項2に記載した発明は、シリコンウエーハの上面から水素イオンまたは希ガスイオンを注入し、該ウエーハ内部に微小気泡層（封入層）を形成させた後、該イオンを注入した方の面を絶縁性ウエーハと密着させ、その後熱処理を加えて微小気泡層を劈開面としてシリコンウエーハを薄膜状に分離するSOIウエーハの製造方法において、得られたSOIウエーハの劈開面の欠陥層を気相エッチングにより除去することを特徴とするSOIウエーハの製造方法である。

【0012】このように、イオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法は、ウエーハ結合法としてシリコンウエーハ同士を結合する場合のみならず、シリコンウエーハとSiO₂、SiC、Al₂O₃等の絶縁性ウエーハと直接結合してSOI層を形成する場合にも適応可能である。

【0013】そして請求項3では、前記気相エッチングによる欠陥層の除去厚さを200nm以上とした。200nm以上除去すれば欠陥層は確実に除去可能であり、膜厚の均一なSOI層を有するSOIウエーハを製造することができる。

【0014】さらに、本発明の請求項4に記載した発明は、前記気相エッチングによる表面処理後、鏡面研磨することを特徴とするSOIウエーハの製造方法である。

このように、気相エッチングによる表面処理により、結晶欠陥層は確実に除去されるが、また新たにヘイズと呼ばれる表面粗さが入ることがあり、これは必要に応じて鏡面研磨、特にタッチポリッシュで除去することができる。

【0015】そして、このような請求項1～請求項4のいずれか1項に記載された方法によれば、イオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法によって得られたSOIウエーハの劈開面の結晶欠陥層は確実に除去され、極低欠陥で膜厚均一性の良好なSOI層を有するSOIウエーハを得ることができる（請求項5）。

【0016】

【発明の実施の形態】以下、本発明の実施の形態を図面を参照しながら説明するが、本発明はこれらに限定されるものではない。ここで、図1はイオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法によるSOIウエーハの製造工程の一例を示すフロー図である。また、図2はPACE法（plasma assisted chemical etching）による気相エッチングの概略を示す概念図で、（a）は斜視図、（b）断面図である。図3はイオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法で作製したSOIウエーハの劈開面欠陥層深さと欠陥密度の関係を表したグラフである。

【0017】以下、本発明を2枚のシリコンウエーハを結合する場合を中心に説明する。図1は気相エッチングとタッチポリッシュ工程を含むイオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法によるSOIウエーハの製造工程を示す工程図である。このイオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法には、例えば処理工程順序の違いからA法とB法とがあり、先ずA法から説明する。

【0018】A法の工程1では、2枚のシリコン鏡面ウエーハを準備するものであり、デバイスの仕様に合ったウエーハ20、21を準備する。工程2では、そのうちの少なくとも一方のウエーハ、ここではウエーハ20を熱酸化し、その表面に約0.1μm～2.0μm厚の酸化膜30を形成する。工程3では、もう一方のウエーハ21の片面に対して水素イオンまたは希ガスを注入し、イオンの平均進入深さにおいて表面に平行な微小気泡層（封入層）40を形成させるもので、この注入温度は25～450℃が好ましい。工程4は、水素イオン注入したウエーハ21の水素イオン注入面にウエーハ20の酸化膜30の面を重ね合わせて密着させる工程であり、常温の清浄な雰囲気下で2枚のウエーハの表面同士を接触させることにより、接着剤等を用いることなくウエーハ同士が接着する。

【0019】次に、工程5では、封入層40を境界として上部シリコン28と下部SOIウエーハ10（SOI層25+埋込み酸化膜26+ベースウエーハ27）に分

離する剥離熱処理工程で、不活性ガス雰囲気下約500℃以上の温度で熱処理を加えれば、結晶の再配列と気泡の凝集とによって上部シリコンと下部SOIウエーハに分離される。分離された上部シリコン28は取り除いておく。そして、工程6では、前記工程4の密着工程で密着させたウエーハ同士の結合力では、そのままデバイス工程で使用するには弱いので、下部SOIウエーハ10に熱処理を施し結合強度を十分なものとする必要があるが、この熱処理は不活性ガス雰囲気下、1050℃～1200℃で30分から2時間の範囲で行うことが好ましい。なお、この工程5の剥離熱処理と工程6の結合熱処理を連続的にを行い、工程5で分離した上部シリコンを下部SOIウエーハから取り除くことなく工程6の結合熱処理を連続して実施しても構わないし、また、工程5の熱処理と工程6の熱処理を同時に兼ねるものとして行ってもよい。

【0020】次に、工程7は、気相エッチングによるSOI層25の表面である劈開面50に存在する結晶欠陥層の除去とSOI層25の薄膜厚さを均一化する工程である。ここでは、図2(a)(b)に示すように高周波プラズマ16を空洞12内に局在化させて、気相エッチングを行うPACE法を用いることが好ましい。ここまでの工程において、工程5・工程6・工程7の順序を工程5・工程7・工程6の順序に変えることもできる。

【0021】このPACE法は、いわゆるドライエッチ法の一つで、まずSOIウエーハ10上のSOI層の厚さ分布を測定した後、その分布に従って、SOIウエーハ10上を膜厚分布に応じて空洞12の走行速度を制御することにより、プラズマ16に暴露される時間が制御され、その結果表面のエッチング除去量が制御されることによって、SOIウエーハ上のSOI層の表面欠陥層を除去しつつ、厚さを均一化するものである。プラズマ16は、SOIウエーハ10を挟んで上下に配置された、電極13、14に高周波電源15から高周波を印加することによって、空洞12内に局在化して発生させる。そして、この空洞がSOIウエーハ10上を自在に走行できるようになっている。

【0022】本発明ではSOI層25の表面である劈開面50に存在する結晶欠陥層の除去及びSOI層25の薄膜厚さを均一化する工程として、気相エッチングを行うPACE法を採用し、諸条件を精査して本発明を完成させたものである。特に、気相エッチングによる結晶欠陥層の取り代を200nm以上とすることが好ましく、これによってイオン注入によって導入された表面の欠陥・歪み等を確実に除去することができる。また、気相エッチングによって表面欠陥層を除去すれば、例えば除去量が多くともSOI層膜厚の均一性が悪化することなく、結晶欠陥層の除去と共に膜厚均一性の向上も可能であることが確認された。

【0023】工程8は、タッチポリッシュの工程であ

り、工程7の気相エッチングで入った表面のヘイズの除去を目的とするもので、必要に応じて気相エッチングされた面を研磨の取り代が5nm～15nm、好ましくは10nm程度となるよう鏡面研磨する。以上の工程を経て結晶欠陥層がなく、膜厚均一性の高いSOI層25を有する高品質のSOIウエーハ10を製造することができ。

【0024】続いてB法によるSOIウエーハの製造方法を述べる。B法の工程1では、2枚のシリコン鏡面ウエーハ22、23を準備するものであり、デバイスの仕様に合ったウエーハ22、23を準備する。工程2では、そのうちの少なくとも一方のウエーハ23を熱酸化し、その表面に約0.1μm～2.0μm厚の酸化膜31を形成する。工程3では、ウエーハ23の酸化膜31面に対して水素イオンまたは希ガスを注入し、イオンの平均進入深さにおいて表面に平行な微小気泡層（封入層）41を形成させる。この注入温度は25～450℃が好ましい。工程4は、水素イオン注入したウエーハ23の水素イオン注入面である酸化膜31の面にシリコンウエーハ22を重ね合わせる工程であり、常温の清浄な雰囲気下で2枚のウエーハの表面同士を接触させることにより、接着剤等を用いることなくウエーハ同士が接着する。次に、工程5から工程8までは、A法と同様の処理工程を経て、結晶欠陥がなく膜厚が均一なSOI層を有するSOIウエーハが得られる。

【0025】

【実施例】以下、本発明の実施例を挙げて具体的に説明するが、本発明はこれらに限定されるものではない。

（実施例）導電型がp型で抵抗率が10Ω・cm、直径が150mmのシリコン鏡面ウエーハを用い、図1に示すイオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法のB法の工程1～工程6によりSOI層の厚さが870nmのSOIウエーハを14枚作製した。イオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法による主な処理条件は次の通りである。

- a) 埋込み酸化膜厚：400nm、
- b) 水素注入条件：H⁺イオン、注入エネルギー 150keV、注入線量 $8 \times 10^{16} / \text{cm}^2$ 、
- c) 剥離熱処理条件：N₂ ガス雰囲気下、500℃×30分、
- d) 結合熱処理条件：N₂ ガス雰囲気下、1100℃×2時間、

【0026】次いで、これらのウエーハの各2枚ずつをPACE法によりSOI層取り代が90nm、140nm、190nm、290nm、490nm、680nmの6種類となるように気相エッチングした後、四段セコエッチング法による選択エッチングを行い、SOI層表面の欠陥ピット密度を測定した。その結果をSOI層の取り代を横軸に、欠陥ピット密度（各SOI層取り代別

2枚の平均値)を縦軸にとり、図3に示した。また、比較として別の2枚について気相エッチング未処理のSOIウエーハについて四段セコエッチングによる欠陥ピット密度評価を行った結果も合わせて図3に示した。

【0027】図3から明らかなように、SOI層の取り代が約200nmまでは欠陥ピット密度が急激に低下しており、200nm以上になるとフラットになり低密度のまま殆ど変わらないことがわかる。従って、欠陥層を少なくとも200nm除去すれば極低欠陥のSOI層を有するSOIウエーハを作製することができる。

【0028】なお、本発明は、上記実施形態に限定されるものではない。上記実施形態は、例示であり、本発明の特許請求の範囲に記載された技術的思想と実質的に同一な構成を有し、同様な作用効果を奏するものは、いかなるものであっても本発明の技術的範囲に包含される。

【0029】例えば、上記では2枚のシリコンウエーハを結合してSOIウエーハを作製する場合を中心に説明したが、本発明は、この場合に限定されるものではなく、シリコンウエーハと絶縁性ウエーハを結合し、シリコンウエーハをイオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法で剥してSOIウエーハを作製する場合にも適用可能である。

【0030】

【発明の効果】以上説明したように、本発明によれば、イオン注入したウエーハを結合及び分離してSOIウエーハを製造する方法で作製したSOIウエーハのSOI層表面の結晶欠陥層を気相エッチングで除去し、薄膜の厚さを均一化することができる。さらに鏡面研磨を加えることにより表面粗さの改善をすれば、膜厚が均一で表面粗さも良好であると共に、極低欠陥でより結晶性の優れたSOIウエーハが、比較的簡単にかつ比較的低コストで得ることができる。

【図面の簡単な説明】

【図1】イオン注入したウエーハを結合及び分離してS

OIウエーハを製造する方法によるSOIウエーハの製造工程の一例を示すフロー図である。

(1) A法による工程、

(2) B法による工程。

【図2】PACE法による気相エッチングの概略を示す概念図である。

(a) 斜視図、

(b) 断面図。

【図3】本発明におけるSOIウエーハの劈開面に存在する結晶欠陥層の深さと欠陥ピット密度の関係を表したグラフである。

【符号の説明】

1…2枚の鏡面研磨ウエーハを準備する工程、

2…一方のウエーハを酸化する工程、

3…水素イオンを注入する工程、

4…水素イオン注入面に他のウエーハを重ね合せる密着工程、

5…剥離熱処理する工程、

6…ウエーハを結合熱処理する工程、

7…PACE法気相エッチング工程、

8…タッチポリッシュ工程、

10…SOIウエーハ、

12…空洞、

13、14…電極、

15…高周波電源、

16…プラズマ、

20、21、22、23…鏡面研磨シリコンウエーハ、

25…SOI層、

26…埋込み酸化膜、

27…ベースウエーハ、

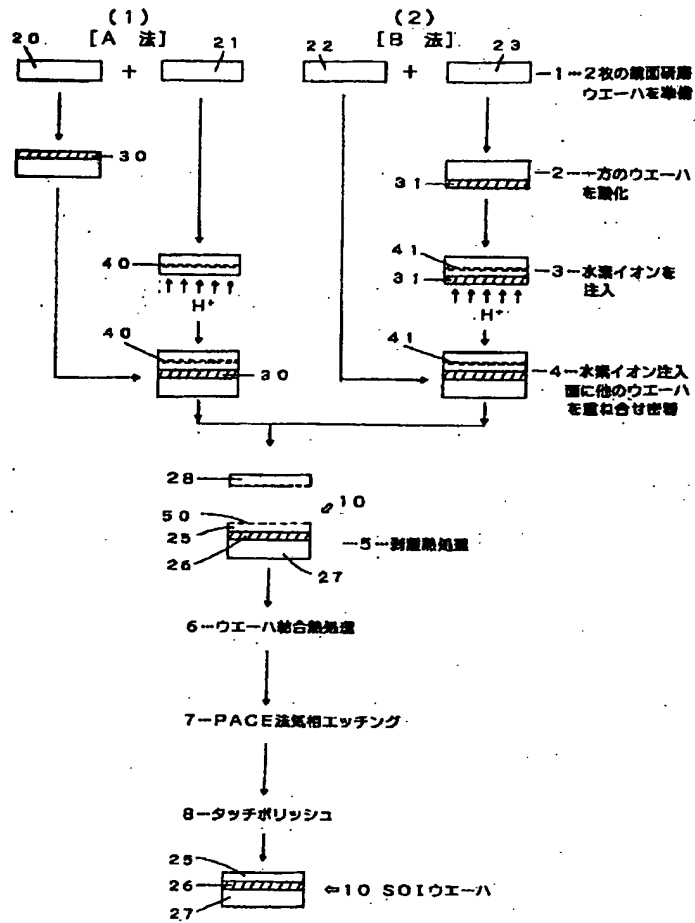
28…上部シリコン、

30、31…酸化膜、

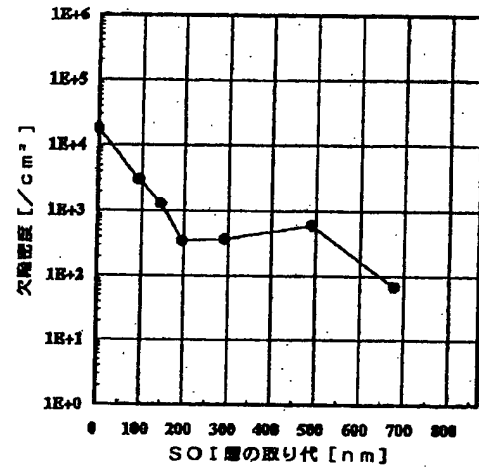
40、41…水素イオン注入微小気泡層(封入層)、

50…劈開面。

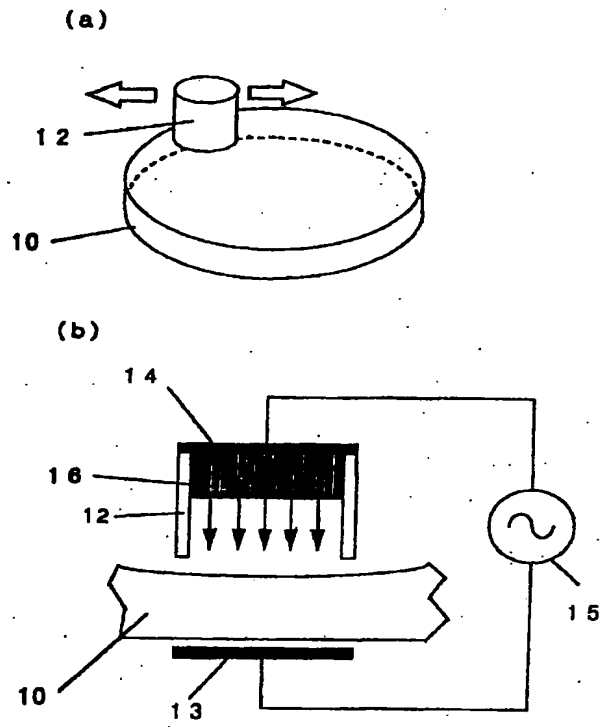
【図1】



【図3】



【図 2】



THIS PAGE BLANK (USPTO)